

начальном этапе проектирования. В результате значимость отдельных критериев может оказаться разной, применительно к плазмотронам разной функциональной направленности (инструментальные, научно-исследовательские, плазмохимические и т.д.).

Список литературы

1. *Лисовский, С.М.* Системотехническое проектирование электроплазменных технологий и оборудования: Дис... докт. техн. наук. - Саратов: Саратовский ГТУ, 2006. - 405 с.
2. *Жуков, М.Ф.* Электродуговые генераторы термической плазмы (Низкотемпературная плазма. Т.17) / М.Ф. Жуков, И.М. Засыпкин, А.Н. Тимошевский и др. – Новосибирск: Наука, 1999. – 712 с.
3. *Анахов, С.В.* Плазмотроны: проблема акустической безопасности / Анахов С.В., Пыкин Ю.А.. – Екатеринбург: РИО УрО РАН, 2012. – 224 с.

УДК 004.2

УДК 621.3.049

А.А. Баранова, К.О. Хохлов, А.В. Ищенко ЛАБОРАТОРНЫЙ ПРАКТИКУМ С ИСПОЛЬЗОВАНИЕМ ОТЕЧЕСТВЕННЫХ ARM-МИКРОКОНТРОЛЛЕРОВ 1986VE92U

Баранова Анна Александровна

a.a.baranova@urfu.ru

Хохлов Константин Олегович

k.o.khokhlov@urfu.ru

Ищенко Алексей Владимирович

a-v-i@mail.ru

*ФГАОУ ВПО «УрФУ имени первого Президента России Б.Н.Ельцина»,
Россия, г. Екатеринбург*

LABORATORY COURSE USING 1986VE92U ARM-MICROCONTROLLERS

Baranova Anna Aleksandrovna

Khokhlov Konstantin Olegovich

Ishchenko Aleksey Vladimirovich

*Ural Federal University named after the first President of Russia B.N.Yeltsin, Russia,
Ekaterinburg*

Аннотация. Представлена отладочная плата на базе микропроцессорного стенда, построенного на современном микроконтроллере 1986VE92U с ядром ARM семейства Cortex M3. Отличительной особенностью платы является наличие встроенного периферийного оборудования, наличие органов управления и индикации и других функций. Вычислительное ядро достаточно высокой производительной способности позволяет использовать данный микропроцессорный стенд для проведения лабораторного практикума по курсам «Микропроцессорная техника» и «Микропроцессорные системы».

Abstract. Presented development board based on microprocessor stand, built on a modern microcontroller 1986VE92U with ARM core family of Cortex-M3. A distinctive feature is a built-board peripherals, the presence of control and display and other functions. The high efficiency computational core allows you to use this microprocessor stand for laboratory practical courses on "Microprocessor technology" and "Microprocessor systems".

Ключевые слова: микроконтроллер; микропроцессорная система; учебный стенд; система сбора и обработки информации.

Keywords: microcontroller; microprocessor-based system; educational stand; system for collecting and processing information.

Введение

В настоящее время в образовательный процесс активно внедряются новые технические средства. Использование современной материально-технической базы в лабораторном практикуме – ключ к востребованности специалистов особенно технических специальностей. Цель настоящей работы – разработка образовательного лабораторного практикума, с помощью которого можно изучать архитектуру современных микроконтроллеров, составлять тестовые программы, создавать интеллектуальные модули управления с достаточным количеством периферийных устройств, портов ввода/вывода и возможностью визуализации процессов.

Кафедра экспериментальной физики физико-технологического института УрФУ осуществляет подготовку специалистов в области физико-технического и биомедицинского направления. В настоящее время ведется подготовка студентов по специальности «Электроника и автоматика физических установок», «Радиационная безопасность человека и окружающей среды» бакалавров и магистров по направлению «Биотехнические системы и технологии», «Ядерная физика и технологии». Подготовка специалистов по данным образовательным программам требует взаимодействия с разработчиками и производителями техники, конструкторскими лабораториями, медицинскими учреждениями, научно-исследовательскими группами.

Популярность 32-битной микропроцессорной архитектуры с сокращенным набором команд (RISC) фирмы ARM Limited растет с каждым днем, поэтому все большее число компаний разрабатывают микроконтроллеры на этом ядре. Одна из популярных версий ядра — Cortex-M3. Многие из производителей МК освоили это ядро. В настоящее время на российском рынке в основном представлены микроконтроллеры с ядром ARM Cortex-M3 компаний STMicroelectronics (семейство STM32Fxxx), [1] NXP (семейство LPC17xx) [2] и ряд других. Среди отечественных компаний разработкой и внедрением процессоров на основе ARM-ядра занимается пока только дизайн-центр ЗАО «ПКК Миландр». Также разработан вариант микроконтроллерного ядра Cortex-M4F. По сравнению с Cortex-M3, не характеризуется ростом общих показателей. Структура M4F совпадает с M3, но дополнительно оснащена инструкциями цифровых сигнальных процессоров. Наличие этих инструкций существенно ускоряет обработку потоковых данных, что в свою очередь делает Cortex-M4F востребованным для использования в системах управления и обработки информации. Для учебных целей, изучения архитектуры, периферийных устройств, и прочих

возможностей, в целом достаточно использования ядра Cortex-M3, реализованного в микроконтроллере 1986BE92У ЗАО «ПКК Миландр». В статье использованы материалы с официального сайта компании [3].

Основные характеристики микроконтроллера

Внешний вид отладочной платы изображен на рис. 1. Устройства серии 1986BE9х являются микроконтроллерами со встроенной Flash-памятью программ и построены на базе высокопроизводительного процессорного RISC-ядра ARM Cortex-M3 (производительность — 1,25 DMIPS/МГц при нулевой задержке между обращениями к памяти). Необходимо отметить, что максимальная тактовая частота работы рассматриваемого микроконтроллера — 80 МГц, в то время как максимальная частота выборки данных (в данном случае команд) из Flash-памяти составляет 28,6 МГц (соответствует 35 нс). Для обеспечения максимального быстродействия при существующих технологических возможностях необходимо применять аппаратные решения для ускорения процесса обращения к Flash-памяти. В ряде микроконтроллеров, например, тех, что производят фирмы ЗАО «ПКК Миландр» и STMicroelectronics, для этого реализован специальный буфер «шириной» 64 бита. Но и в него выборка 32-разрядных команд осуществляется фактически с частотой $28,6 \cdot 2 = 57,2$ МГц. Таким образом, для работы при частоте свыше 57,2 МГц необходимо искусственно вводить задержку между обращениями к памяти. При частоте ниже 57,2 МГц задержка между считываниями из памяти является нулевой.

В ядре Cortex-M3 реализованы следующие функции:

- блок аппаратной защиты памяти от несанкционированного доступа;
- умножение за один цикл;
- аппаратная реализация деления (32 бита/32 бита).

Микроконтроллеры работают на тактовой частоте до 80 МГц и содержат 128 кбайт Flash – памяти программ и 32 кбайта ОЗУ. Контроллер внешней системной шины позволяет работать с внешними микросхемами статического ОЗУ и ПЗУ, Flash памятью и другими периферийными устройствами.

Встроенные RC-генераторы HSI (8 МГц) и LSI (40 кГц) и внешние генераторы HSE (2–16 МГц) и LSE (32 кГц), а также две схемы умножения тактовой частоты PLL для ядра и USB-интерфейса позволяют гибко настраивать скорость работы периферийных блоков микроконтроллеров.

Процессор Cortex-M3 выполнен по Гарвардской архитектуре, которая подразумевает использование отдельных шин данных и инструкций. Они называются шиной Dcode и Icode соответственно. Также имеется дополнительная системная шина, которая предоставляет доступ к области системного управления. У встроенной отладочной системы процессора Cortex имеется еще одна дополнительная шинная структура, которая называется локальной шиной устройств ввода/вывода. Системная шина и шина данных ядра подключаются к внешним (относительно ядра) блокам микроконтроллера через набор высокоскоростных шин, называемых матрицей шин. Для разрешения конфликтов при запросе на доступ к шине используются арбитраж. Блоки, подключенные к шине, могут быть активными задатчиками шины — «мастерами». Матрица шин образует несколько параллельных соединений между шинами ядра Cortex и другими внешними шинными «мастерами», такими как каналы DMA, статическое ОЗУ и устройства ввода/вывода. Если два шинных «мастера» (например, ядро

Cortex и канал DMA) предпринимают попытку доступа к одному и тому же устройству ввода/вывода, то вступит в действие внутренний арбитр, который разрешит конфликт, предоставив доступ к шине тому, кто имеет наивысший приоритет. Таким образом, архитектура системы памяти за счет матрицы системных шин позволяет минимизировать возможные конфликты при работе системы и повысить общую производительность. Контроллер DMA дает возможность ускорить обмен информацией между ОЗУ и периферией без участия процессорного ядра.

Аппаратные схемы сброса по снижению уровня питания позволяют исключить некорректное выполнение кода программы и неправильное поведение микроконтроллера в целом при выходе уровня напряжения питания за допустимые пределы.

Для возможности реализации приложений, критичных к уровню энергопотребления, в микроконтроллерах существуют следующие режимы:

- Sleep;
- Deep sleep;
- Standby.



Рис. 1. Внешний вид отладочной платы

Микроконтроллеры обладают богатой периферией, набор которой зависит от модели МК (табл. 2). Максимальным количеством периферийных устройств обладает МК 1986BE91T:

Цифровые модули:

- контроллер прямого доступа в память с функциями передачи периферия – память, память – память;
- два контроллера CAN-интерфейса;
- контроллер USB-интерфейса с режимами работы Device и Host;
- контроллеры интерфейсов USART, SPI, I2C;
- до 96 пользовательских линий ввода/вывода;
- три 16-разрядных таймера с 4 каналами схем захвата и ШИМ с функциями формирования «мертвой зоны» и аппаратной блокировки;
- системный 24-разрядный таймер;
- два сторожевых таймера.

Реализация двух сторожевых таймеров позволяет расширить возможности по определению сбоя в выполнении кода программы МК. Один из них – оконный сторожевой таймер, который необходимо обновлять с определенной частотой. Другой – независимый

сторожевой таймер, который синхронизируется отдельным генератором, не связанным с основной системной синхронизацией. Аналоговые модули:

- два 12-разрядных АЦП (до 16 каналов), измеряемый диапазон напряжений от 0 до 3,6 В;

- температурный сенсор;
- двухканальный 12-разрядный ЦАП;
- встроенный компаратор.

Для отладки устройств на базе МК 1986BE91T

в них реализованы 2 интерфейса:

- последовательный отладочный интерфейс SWD;
- последовательный отладочный интерфейс JTAG.

Средства разработки и отладки

Для разработки ПО для МК серии 1986BE9x можно использовать три разных пакета инструментальных средств:

- CodeMaster-ARM – интегрированная среда разработки компании «Фитон».
- Keil uVision – интегрированная среда разработки компании Keil.
- IAR Embedded Workbench – интегрированная среда разработки компании IAR Systems (поддержка в стадии разработки).

Программирование осуществляется либо с помощью стандартного программатора фирмы Keil (ULINK2), либо с помощью программатора, разработанного фирмой «Фитон».

Для любого разработчика устройств на базе МК среда Keil uVision не нуждается в представлении, так как она поддерживает огромное количество микроконтроллеров и существует уже давно. Наверняка многие из разработчиков с ней уже сталкивались. Намного больший интерес представляет среда CodeMaster-ARM (фирма «Фитон»).

CodeMaster-ARM – набор программно-аппаратных средств, предназначенный для разработки и отладки систем на базе микроконтроллеров ARM7/ARM9/Cortex-Mx, в том числе систем на базе первых отечественных микроконтроллеров с ядром Cortex-M3 серии 1986BE9x, разработанных компанией ЗАО «ПКК Миландр». Среда разработки CodeMaster-ARM обладает всеми необходимыми средствами для реализации проектов на микроконтроллерах с ядром ARM. Особое внимание следует уделить тому факту, что среда разработана в России, поэтому учащийся в любой момент может получить качественную техническую поддержку и задать интересующие его вопросы.

Заключение

Необходимо отметить, что сравнимых с МК серии 1986BE9x по функциональности, быстродействию, широте сферы применения микроконтроллеров отечественного производства не существует (а зарубежных аналогов не так много). Также нельзя не упомянуть, что для этого МК существует широкий набор средств программной, аппаратной, а также технической поддержки, что облегчает его освоение обучающимися.

Список литературы

1. [Электронный ресурс] // Режим доступа: http://www.st.com/web/en/resource/technical/document/reference_manual/CD00246267.pdf.
2. [Электронный ресурс] // Режим доступа: <http://www.nxp.com/lpcxpresso>.

3. [Электронный ресурс] // Режим доступа: <http://www.milandr.ru/>.

УДК 379.8+004.514

Д.А. Богданова
ИНТЕРНЕТ-БЕЗОПАСНОСТЬ ДЕТЕЙ: ЧТО НАДО ЗНАТЬ ШКОЛЕ

Богданова Диана Александровна

d.a.bogdanova@mail.ru

ФГБУН Институт проблем информатики Российской академии наук,

Россия, г. Москва

CHILDREN INTERNET-SAFETY: WHAT SCHOOLS KNOW

Bogdanova Diana Aleksandrovna

The Institute of Informatics Problems of the Russian Academy of Sciences IPI RAN,

Russia, Moscow

Аннотация. Предлагается структура системы безопасности в школе с определением областей ответственности.

Abstract. The structure of a security system at school with definition of areas of responsibility is offered.

Ключевые слова: Структура Интернет-безопасности в школе.

Keywords: Structure of Internet safety at schools.

Информационно-коммуникационные технологии активно меняют среду, в которой мы живем. Постепенно происходят изменения и в организации обучения в школе. Специалисты говорят об информационно-образовательной среде, о смешанном обучении, об Интернете на уроках. В связи с этим все более актуальной становится тема организации безопасной работы детей, а также защиты школьной сети от несанкционированного доступа. Организация системы безопасности в самой школе держится на «трех китах»: инфраструктура, технология, работа с персоналом. Рассмотрим каждую из них.

1. Инфраструктура

В наших школах пока что отсутствует, но со временем обязательно должен появиться специалист, комплексно занимающийся вопросами школьной Интернет-безопасности, который и станет строить свою работу, учитывая все существующие аспекты. Сказанное не означает, что должна появиться новая административная единица. В каждом конкретном случае этот вопрос может решаться по-разному. Просто круг обязанностей одного или нескольких сотрудников расширится, включив формирование и поддержку комплексной структуры информационной безопасности школы. Школьная сеть, как правило, находится в ведении учителя информатики. Проблема поддержки школьного сайта тоже решается по-разному. В идеальном варианте в школе должен быть сотрудник, который знает всю школьную ИТ-инфраструктуру, школьные правила безопасности, круг обязанностей участвующих сотрудников, календарь событий – и с позиций этого комплексного знания координирует работу. Иногда эти функции могут быть поручены заместителю директора по